

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-167775

(43)Date of publication of application : 22.06.1999

(51)Int.Cl.

G11B 20/14

(21)Application number : 09-333920

(71)Applicant : HITACHI LTD

(22)Date of filing : 04.12.1997

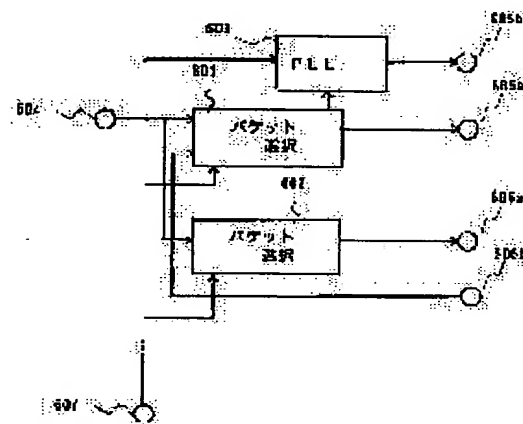
(72)Inventor : OKAMOTO HIROO

## (54) DIGITAL SIGNAL DECODING DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To decode excellently a compressed video signal by stopping synchronization of a clock by a PLL at a variable speed reproducing time.

**SOLUTION:** When a digital signal recording/reproducing device is reproduced, a packet selection circuit 601 decodes an input regenerative signal to an input terminal 606b to video and audio signals by the same operation as the time at a receiving time. A PLL circuit 603 generates a master clock of a decoding circuit with reproducing program clock reference information to decode synchronized with the master clock of the device. However, as the variable speed reproducing data, record of program clock reference information for reducing a data amount doesn't exist. Further, even when it exists, since the data are reproduced at a speed different from usually, a program reference information value doesn't coincide with a real time. Then, at the variable speed reproducing time, PLL control is stopped with a control signal inputted to the input terminal 607 to output a fixed clock. That is, at the variable speed reproducing time, time control is eliminated, and an input packet as it is is outputted.



## LEGAL STATUS

[Date of request for examination]

15.03.2002

[Date of sending the examiner's decision of rejection]

03.08.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 1 6 7 7 7 5

(43) 公開日 平成 1 1 年 (1 9 9 9) 6 月 2 2 日

(51) Int. Cl. <sup>6</sup>  
G11B 20/14

識別記号  
351

庁内整理番号

F I  
G11B 20/14

351 A

技術表示箇所

審査請求 未請求 請求項の数 4 O L (全 1 0 頁)

(21) 出願番号 特願平 9 - 3 3 3 9 2 0

(22) 出願日 平成 9 年 (1 9 9 7) 1 2 月 4 日

(71) 出願人 0 0 0 0 0 5 1 0 8

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 岡本 宏夫

神奈川県横浜市戸塚区吉田町 2 9 2 番地株  
式会社日立製作所マルチメディアシステム  
開発本部内

(74) 代理人 弁理士 小川 勝男

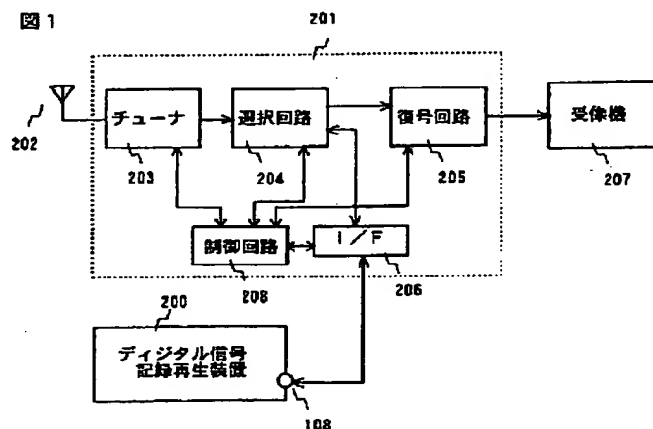
(54) 【発明の名称】 デジタル信号復号装置

(57) 【要約】

【課題】 本発明の目的は、デジタル記録再生装置より再生したデジタル圧縮映像信号を、可変速再生時でも良好に復号できるデジタル信号復号装置を提供することにある。

【解決手段】 上記目的は、デジタル圧縮信号及びデジタル圧縮映像信号の符号化時のクロックリファレンス情報を選択する選択手段と、選択されたクロックリファレンス情報により符号化時のクロックに同期した復号手段の動作基準クロックを生成するクロック生成手段と、クロック生成手段の同期化動作を停止させる制御手段よりなることにより達成できる。

図 1



## 【特許請求の範囲】

【請求項 1】 デジタル圧縮信号を復号するデジタル信号復号装置において、入力されたデジタル信号より前記デジタル圧縮信号及び前記デジタル圧縮映像信号の符号化時のクロックリファレンス情報を選択する選択手段と、前記選択手段で選択された前記デジタル圧縮信号を復号する復号手段と、前記選択手段で選択された前記クロックリファレンス情報により符号化時のクロックに同期した前記復号手段の動作基準クロックを生成するクロック生成手段と、特定の状態の時に前記クロック生成手段の同期化動作を停止させる制御手段よりなることを特徴とするデジタル信号復号装置。

【請求項 2】 前記制御手段は、前記入力されたデジタル信号が記録媒体から再生装置により再生された信号であり、かつ、前記再生装置が通常とは異なる速度で再生を行っている時に前記クロック生成手段の同期化動作を停止させることを特徴とする請求項 1 記載のデジタル信号復号装置。

【請求項 3】 前記制御手段は、前記入力されたデジタル信号中に前記クロックリファレンス情報が検出されない時に前記クロック生成手段の同期化動作を停止させることを特徴とする請求項 1 記載のデジタル信号復号装置。

【請求項 4】 前記クロック生成手段は、同期化動作を停止している時には、一定の周波数のクロックを前記復号手段の動作基準クロックとして出力することを特徴とする請求項 1 記載のデジタル信号復号装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、デジタル信号を復号するデジタル信号復号装置に関し、特にデジタル記録再生装置より再生されたデジタル圧縮映像信号を復号する復号装置に関するものである。

## 【0002】

【従来の技術】 デジタル放送で放送されたデジタル圧縮映像信号の受信、復号及びデジタル記録再生装置への記録に対応した受信装置が、特開平 9 - 9 2 1 7 号に記載されている。この受信装置では、受信したデジタル圧縮映像信号をデジタル記録再生装置に記録することが記載されている。

## 【0003】

【発明が解決しようとする課題】 しかしながら、デジタル記録再生装置より再生したデジタル圧縮映像信号を復号すること、特に可変速再生時の再生信号を復号することは考慮されていない。

【0004】 本発明の目的は、デジタル記録再生装置より再生したデジタル圧縮映像信号を、可変速再生時も良好に復号できるデジタル信号復号装置を提供することにある。

## 【0005】

【課題を解決するための手段】 上記目的は、入力されたデジタル信号よりデジタル圧縮信号及びデジタル圧縮映像信号の符号化時のクロックリファレンス情報を選択する選択手段と、選択手段で選択されたデジタル圧縮信号を復号する復号手段と、選択手段で選択されたクロックリファレンス情報により符号化時のクロックに同期した復号手段の動作基準クロックを生成するクロック生成手段と、特定の状態の時にクロック生成手段の同期化動作を停止させる制御手段よりなることにより達成できる。

## 【0006】

【発明の実施の形態】 以下、本発明の実施例を図面を用いて説明する。

【0007】 図 1 は、デジタル放送受信機の構成である。200 はデジタル信号記録再生装置、201 はデジタル放送受信機、202 はアンテナ、207 は受像機である。また、203 はチューナ、204 は選択回路、205 は復号回路、206 はインターフェース回路、208 はデジタル放送受信機 201 の動作の制御を行う制御回路である。

【0008】 図 2 は、デジタル信号記録再生装置の構成である。図 2 は記録再生兼用の装置であるが、もちろん、記録と再生が独立していても同様である。100 は回転ヘッド、101 はキャプスタン、102 a は記録時の記録信号の生成を行う記録信号処理回路、102 b は再生時の再生信号の復調を行う再生信号処理回路、104 は記録再生モード等の制御を行う、例えば、マイクロプロセッサのような制御回路、104 a は記録再生装置の動作を制御するキー、105 は回転ヘッド 100 の回転等の基準となるタイミング信号を生成するタイミング生成回路、106 は回転ヘッド及びテープの送り速度を制御するサーボ回路、107 は記録信号の入力または再生信号の出力を行う入出力回路、109 は記録時のタイミングを制御するタイミング制御回路、110 は基準クロックを生成する発振回路、111 はテープ、112 はアナログ映像信号の記録再生回路、115 はデジタル信号記録時のデータの生成回路、116 はデジタル信号再生時のデータの選択回路である。

【0009】 デジタル映像圧縮信号は、パケット形式のデータで、複数チャンネルの信号が時分割多重されて伝送される。アンテナ 202 で受信されたデジタル放送信号は、チューナ 203 で復調された後に、選択回路 204 で必要なデジタル圧縮映像信号を選択する。選択されたデジタル圧縮映像信号は、復号回路 205 で通常の映像信号に復号されて受像機 207 に出力される。また、受信信号にスクランブル等の処理が行われているときは、選択回路 204 においてそれを解除した後、復号処理を行う。記録を行うときは、選択回路 204 において記録するデジタル圧縮映像信号及びそれに関連した情報を選択してインターフェース回路 206 より

10

20

30

40

50

ディジタル信号記録再生装置 2 0 0 に出力する。そして、入出力端子 1 0 8 よりディジタル信号記録装置 2 0 0 に入力され、記録される。また、ディジタル信号記録再生装置 2 0 0 で再生されたディジタル圧縮映像信号等は、入出力端子 1 0 8 よりインターフェース回路 2 0 6 に出力する。インターフェース回路 2 0 6 では、入力された信号より、通常の受信時と同様の処理を行って、受信機 2 0 7 に出力する。

【0010】ディジタル信号記録装置 2 0 0 においては、記録時には、入出力端子 1 0 8 より入力されたパケットデータの一部は、入出力回路 1 0 7 を介して制御回路 1 0 4 に入力される。制御回路 1 0 4 では、パケットデータに付加されている情報あるいはパケットデータとは別に送られてきた情報によりパケットデータの種類等を検出し、検出結果によって記録モードを判断し、記録信号処理回路 1 0 2 a 及びサーボ回路 1 0 6 の動作モードを設定する。入出力回路 1 0 7 では、記録するパケットデータをデータ生成回路 1 1 5 に出力する。データ生成回路 1 1 5 では、可変速再生用のデータを生成し、これを付加して記録信号処理回路 1 0 2 a に出力する。記録信号処理回路 1 0 2 a では、制御回路 1 0 4 で判断された記録モードに応じて、誤り訂正符号、ID 情報、サブコード等の生成を行い、記録信号を生成して回転ヘッド 1 0 0 によりテープ 1 1 1 に記録する。

【0011】再生時には、まず任意の再生モードで再生動作を行い、再生信号処理回路 1 0 2 b で ID 情報を検出する。そして、制御回路 1 0 4 でどのモードで記録されたかを判断し、再生信号処理回路 1 0 2 b 及びサーボ回路 1 0 6 の動作モードを再設定して再生を行う。再生信号処理回路 1 0 2 b では、回転ヘッド 1 0 0 より再生された再生信号より、同期信号の検出、誤り検出訂正等を行い、データを再生してデータ選択回路 1 1 6 に出力する。データ選択回路 1 1 6 では、通常再生時には通常の記録領域に記録されているデータを、可変速再生時には可変速用のデータを選択して入出力回路 1 0 7 に出力する。なお、可変速再生時には、データの順序が正しく再生されない場合には、順序の並び替えも行って出力する。入出力回路 1 0 7 では、タイミング生成回路 1 0 5 で生成されたタイミングを基準として再生データを入出力端子 1 0 8 より出力する。

【0012】記録時には、入出力端子 1 0 8 より入力された記録データのレートを基準としてタイミング制御回路 1 0 9 により記録再生装置の動作タイミングを制御し、再生時には、発振回路 1 1 0 により発振されたクロックを動作基準として動作する。

【0013】図 3 は、ディジタル映像圧縮信号のパケットの構成である。1 パケットは固定長、例えば、1 8 8 バイトで構成されており、4 バイトのパケットヘッダ 3 0 6 と 1 8 4 バイトのパケット情報 3 0 7 により構成されている。ディジタル圧縮映像信号は、パケット情報 3

0 7 の領域に配置される。また、パケットヘッダ 3 0 7 はパケット情報の種類等の情報により構成される。

【0014】図 4 は、パケットヘッダ 3 0 6 の構成である。5 0 1 はパケットの先頭を示す同期バイト、5 0 2 は誤りの有無を示す誤り表示、5 0 3 はユニットの開始を示すユニット開始表示、5 0 4 はパケットの重要度を示すパケットプライオリティ、5 0 5 はパケットの種類を示すパケット ID、5 0 6 はスクランブルの有無を示すスクランブル制御、5 0 7 は追加情報の有無及びパケット情報の有無を示すアダプテーションフィールド制御、5 0 8 はパケット単位でカウントアップされる巡回カウンタである。

【0015】図 5 (a) は、ディジタル放送の伝送信号の構成である。7 1 は図 3 のパケットである。通常、上記映像信号に音声信号、プログラムに関する情報等が付加され、複数チャンネルのプログラムが時分割多重されて伝送される。図 5 (a) は、3 チャンネルのプログラムを多重した例であり、V 1、V 2、V 3 はそれぞれのチャンネルの映像信号、A 1、A 2、A 3 はそれぞれのチャンネルの音声信号のパケットである。なお、映像または音声は、一つのチャンネルに複数の映像または音声で構成されている場合もある。P 0、P 1、P 2、P 3 はプログラムに関する情報である。それぞれのパケットは、異なるパケット ID 5 0 5 が割り当てられており、これによりパケットの内容を識別することができる。

【0016】P 0 は、図 5 (a) の伝送信号全体に関する情報であり、それぞれのプログラムにどのパケット ID が割り当てられているかを認識するためのプログラムアソシエーションテーブル、番組ガイド情報等のパケットが時分割多重されて伝送される。P 0、P 1、P 2、P 3 は、それぞれのプログラムに関する情報であり、そのチャンネルの映像パケット、音声パケット等にどのパケット ID が割り当てられているかを認識するためのプログラムマップテーブル、復号時の同期をとるためのプログラムクロックリファレンス、スクランブル情報等のパケットが時分割多重されて伝送される。通常、プログラムアソシエーションテーブルのパケット ID は決まった値、例えば 0 が割り当てられている。受信時には、まずプログラムアソシエーションテーブルによって受信したいプログラムのプログラムマップテーブルにどのパケット ID が割り当てられているかを認識し、次に、受信したいプログラムのプログラムマップテーブルによって映像パケット、音声パケット等にどのパケット ID が割り当てられているかを認識する。そして、映像パケットおよび音声パケットを抽出して復号を行う。また、同時にプログラムクロックリファレンスを抽出し、これによって復号回路の復号タイミングが符号化時のタイミングと同期するように復号回路の動作を制御する。

【0017】もちろん、多重するチャンネル数は 3 チャンネル以外、例えば 4 チャンネルでもよいし、また、こ

れ以外の情報を多重してもよい。

【0018】図5(b)は、図5(a)から第1のチャンネルの情報およびそれに関連したプログラム情報のみを選択したものである。第1のチャンネルを記録する場合には、この情報をディジタル放送受信機201から記録再生装置200に出力する。もちろん、これ以外の情報を含めて記録してもよいし、また、再生時の処理をやりやすくするために、パケットの情報の一部を変更してもよい。例えば、プログラムアソシエーションテーブルの情報を記録するプログラムのみの情報に変更すれば、再生時にチャンネルの選択が不要になる。

【0019】図5(c)は、さらに第1のチャンネルの映像信号およびそれに関連したプログラム情報を選択したものである。可変速用のデータは、この映像信号パケットより生成する。プログラム情報として、映像を再生するにはテーブル情報があればよいので、伝送信号全体に関する情報P0'としてはプログラムアソシエーションテーブル、プログラムに関する情報P'としてはプログラムマップテーブルがあればよい。また、再生時の処理をやりやすくするために、プログラムマップテーブルの情報を選択した映像パケットのみの情報に変更してもよい。なお、一つのプログラムに複数の映像が含まれている時には、その内の一つ、例えば主映像を選択する。

【0020】図6は、ディジタル圧縮映像信号のフレーム単位で圧縮されたイントラフレームデータと、前後のフレームのデータよりの予測を用いて差分情報のみの圧縮を行ったインターフレームデータの関係である。301はイントラフレーム、302はインターフレームである。ディジタル圧縮映像信号は、所定数のフレーム、例えば15フレームを一つのシーケンスとし、グループの先頭はイントラフレームとし、残りのフレームはイントラフレームからの予測を用いて圧縮したインターフレームとしている。

【0021】図7は、1シーケンスのディジタル圧縮映像信号の構成である。ディジタル圧縮映像信号には、フレーム単位でピクチャヘッダ、シーケンス単位でシーケンスヘッダが付加されている。シーケンスヘッダは、同期信号及び伝送レート等の情報により構成される。ピクチャヘッダは、同期信号及びイントラフレームかインターフレームかの識別情報等により構成される。通常、各ピクチャのデータの長さは情報量により変化する。なお、図7の例では、一つのピクチャのデータはパケット単位で完結するようにしており、ピクチャの先頭のパケットは、ユニット開始表示(US)が1となるようにしている。このようにすることにより、ユニット開始表示によりピクチャの先頭を識別することができる。このピクチャヘッダ、シーケンスヘッダによりイントラフレームデータを識別し、抽出することにより可変速再生データを生成する。

【0022】図8は、記録時のパケットの構成例であ

る。パケットは、3バイトの時間情報25と、1バイトのパケットの誤りを検出するための誤り検出情報72とを188バイトまたは140バイトのパケットデータ71により構成される。誤り検出情報72は、パケット単位で誤りを検出するための情報であり、例えば、偶数または奇数パリティを用いる。この誤り検出情報72によって再生されたパケットに誤りがあるかどうかを検出することにより、誤り検出能力を高くすることができる。可変速データの場合には、時間情報は不要となるので、時間情報に変わって誤り検出情報72を付加してもよい。

【0023】時間情報25は、パケットの伝送された時間の情報である。すなわち、パケット(の先頭)が伝送された時の時間またはパケット間の間隔を基準クロックでカウントし、そのカウント値をパケットデータと共に記録しておき、再生時にその情報を基にしてパケット間の間隔を設定することにより、伝送された時と同一の形でデータを出力することができる。

【0024】図9は、可変速再生用データの配置の例である。311が可変速再生用データである。可変速再生用データは、トラックの所定の場所に、数トラックに同一データを多重記録しておく。これにより、ヘッドがどのような軌跡で走査してもデータを全て検出できる。多重する回数は、可変速再生の速度に応じて設定すればよい。

【0025】図10は、データ生成回路115の構成である。401は時間情報付加回路、402は記憶回路、403は映像信号パケット分離回路、404はピクチャ検出回路、405は書込回路、406は記憶回路、407は読出回路、408はブロック情報付加回路である。入出力回路107より出力されたパケットは、入力端子409より時間情報付加回路401に入力され、時間情報25が付加される。なお、既に時間情報が付加されて送られて来た場合にはこの処理は行う必要がない。時間情報が付加されたパケットは、記憶回路402に記憶される。同時に、映像信号パケット分離回路403では、入力されたパケットのパケットID505により映像パケット及び必要なプログラムテーブル情報を分離し、書込回路405及びピクチャ検出回路404に出力する。なお、図では記憶回路402に記憶される通常再生時に使用するパケットにのみ時間情報を付加するようにしているが、可変速再生用データにも同様の時間情報を付加してもよい。

【0026】映像信号パケットのパケットIDは、プログラム情報パケットの内容より検出してもよいが、ディジタル放送受信機201で検出しているパケットID情報を用いれば、検出処理は不要となる。すなわち、ディジタル放送受信機201では、選択回路204で検出しているパケットIDをインターフェース回路206より出力し、ディジタル信号記録再生装置200では、入力

端子 1 0 8 c を介して入力端子 4 0 9 a より入力されたバケット ID 情報を用いて映像バケットの分離を行えばよい。

【 0 0 2 7 】ピクチャ検出回路 4 0 4 では、バケット情報 3 0 7 中のヘッダ情報を検出し、書込回路 4 0 5 を制御し、可変速再生用映像データを記憶回路 4 0 6 に記憶する。また、映像信号バケット分離回路 4 0 3 で分離されたプログラムテーブル情報も可変速再生用データとして記憶回路 4 0 6 に記憶する。読出回路 4 0 7 では、記憶回路 4 0 2 及び記憶回路 4 0 6 に記憶されているバケットデータを順次読出して図 9 の配置とし、ブロック情報付加回路 4 0 8 によりブロック情報 3 2 を付加して記録再生信号処理回路 1 0 2 に出力する。そして、記録再生信号処理回路 1 0 2 において記録信号を生成して記録する。なお、記憶回路 4 0 2 と 4 0 6 は、同一の記憶回路を用いてもよい。

【 0 0 2 8 】図 1 1 は、データ選択回路 1 1 6 の構成である。4 1 1 はバケットデータの分配回路、4 1 2 は記憶回路、4 1 3 は読出回路、4 1 4 は切換回路である。

【 0 0 2 9 】通常再生時は、分配回路 4 1 1 において入力端子 4 1 5 より入力された再生バケットデータのブロック情報によりバケットの内容を検出し、通常再生用のバケットを選択して切換回路 4 1 4 を介して出力端子 4 1 6 より入出力回路 1 0 7 に出力する。

【 0 0 3 0 】可変速再生時は、分配回路 4 1 1 において可変速再生用データのバケットを選択して記憶回路 4 1 2 に出力する。記憶回路 4 1 2 では、可変速データ情報 7 6 のデータの順序に対応した位置に書込む。そして、読出回路 4 1 3 において順次読出し、切換回路 4 1 4 を介して出力端子 4 1 6 より入出力回路 1 0 7 に出力する。可変速再生時、特に逆方向の可変速再生時は、可変速再生用データが順序通りのは再生されない。したがって、データが最初に書込まれてから一定時間経過した後読出を開始すれば、書込まれる前に読み出されることを防ぐことができる。

【 0 0 3 1 】図 1 2 は、入出力回路 1 0 7 の構成である。4 2 0 はバケット検出回路、4 2 2 は出力制御回路、4 2 3 はバッファ、4 2 4 は時間制御回路である。

【 0 0 3 2 】記録時は、図 1 3 のようなタイミングで入出力端子 1 0 8 a 及び 1 0 8 b よりデータ及び同期クロックが入力される。入力されたデータ及び同期クロックは、バケット検出回路 4 2 0 に入力され、入力端子 4 2 7 より入力されるタイミング生成回路 1 0 5 から出力されたクロックによりバケットの検出が行われる。そして、検出されたバケット 7 1 は出力端子 4 2 5 a よりデータ生成回路 1 1 5 に出力される。バケットに付加して送られてきた制御信号等は、出力端子 4 2 6 a より制御回路 1 0 4 に出力され、バケットの種類の判別、記録モードの決定等が行われる。

【 0 0 3 3 】通常再生時は、入力端子 4 2 6 b より入力

される制御回路 1 0 4 からの制御信号により出力制御回路 4 2 2 を出力モードに制御し、再生されたバケット 7 1 を発振回路 1 1 0 で発信された基準クロックに同期して出力する。入力端子 4 2 5 b より入力されたバケットは、バッファ 4 2 3 に記憶される。また、バケット中の時間情報 2 5 は時間制御回路 4 2 4 に入力される。時間制御回路 4 2 4 では、時間情報 2 5 及び入力端子 4 2 7 より入力されたクロックにより、バッファ 4 2 3 からバケットを読み出して出力するタイミングの制御及び同期クロックの生成を行い、図 2 8 のタイミング、すなわち、記録データの入力された時のタイミングと同一のタイミングで出力する。これにより、ディジタル圧縮映像信号の複号装置や他のディジタル信号記録再生装置等の再生されたバケットを受け取って処理する装置では、記録する前の信号をそのまま処理する場合と同一の処理で記録再生後の信号を処理することができる。

【 0 0 3 4 】可変速再生時には、可変速再生用データは元のデータ系列から変わっており、時間制御を行う意味がないので、入力されたバケットそのまま出力する。

【 0 0 3 5 】図 1 4 は、ディジタル放送受信機の選択回路 2 0 4 の構成である。6 0 1、6 0 2 はバケット選択回路、6 0 3 は PLL 回路である。

【 0 0 3 6 】通常の受信時は、バケット選択回路 6 0 1 において、入力端子 6 0 4 から入力された受信信号より受信するプログラムの映像信号及び音声信号を選択して出力端子 6 0 5 a より復号回路 2 0 5 に出力する。同時に、受信するプログラムのプログラムクロックリファレンス情報を選択して PLL 回路 6 0 3 に出力する。プログラムクロックリファレンス情報は、符号化時のクロックでバケットの送出時間を計数した値である。この値と、PLL で発振したクロックで計数した値が等しくなるように PLL を制御すれば、符号化時のクロックと同期したクロックが得られる。このクロックを出力端子 6 0 5 b より復号回路 2 0 5 に出力し、復号回路 2 0 5 のマスタークロックとすることにより、復号回路 2 0 5 を符号化回路と同期させて動作させることができる。バケット選択回路 6 0 2 は、ディジタル信号記録再生装置 2 0 0 で記録するための記録信号を選択するための選択回路である。バケット選択回路 6 0 2 では、図 5 ( b ) の信号の選択を行い、出力端子 6 0 6 a よりディジタル信号記録再生装置 2 0 0 に出力する。

【 0 0 3 7 】ディジタル信号記録再生装置 2 0 0 の再生時は、入力端子 6 0 6 b より入力された再生信号をバケット選択回路 6 0 1 に入力し、受信時と同一の動作を行って映像信号及び音声信号の復号を行う。PLL 回路 6 0 3 では、再生されたプログラムクロックリファレンス情報により復号回路 2 0 5 のマスタークロックを生成することにより、ディジタル信号記録再生装置 2 0 0 のマスタークロックに同期して復号を行うことができる。しかし、可変速再生データとしては、データ量を少なくす

るためにプログラムクロックリファレンス情報が記録されていない。また、記録されていても、通常とは異なる速度でデータを再生しているため、プログラムクロックリファレンス情報の値が実時間と一致しなくなる。そこで、可変速再生時には、制御回路 208 より入力端子 607 を介して入力された制御信号により、PLL の制御動作を停止させ、一定のクロックを出力するようにする。この場合、復号動作の同期ができなくなるが、可変速再生データは実時間で再生する必要がないため問題にはならない。可変速再生かどうかの判別は、デジタル

【0038】

【発明の効果】本発明によれば、再生されたバケット形式のデジタル映像圧縮信号を復号する復号装置において、可変速再生時には、PLL によるクロックの同期化を停止することにより、可変速再生時も良好に復号を行うことができる。

【図面の簡単な説明】

【図 1】デジタル放送受信機の構成図である。

【図 2】デジタル信号記録再生装置の構成図である。

【図 3】デジタル映像圧縮信号のバケットの構成図である。

【図 4】バケットヘッダの構成図である。

【図 5】デジタル放送の伝送信号の構成図である。

【図 6】イントラフレームデータとインターフレームデータの関係を示す図である。

【図 7】1シーケンスのデジタル圧縮映像信号の構成図である。

【図 8】バケットの構成図である。

【図 9】可変速再生用データの配置を示す図である。

【図 10】データ生成回路の構成図である。

【図 11】データ選択回路の構成図である。

【図 12】入出力回路の構成図である。

【図 13】入出力タイミング図である。

【図 14】選択回路の構成図である。

【符号の説明】

25…時間情報、71…バケット、100…回転ヘッド、101…キャプスタン、102a…記録信号処理回路、102b…再生信号処理回路、104…制御回路、105…タイミング生成回路、106…サーボ回路、107…入出力回路、109…タイミング制御回路、110…発振回路、1115…データ生成回路、116…データ選択回路、200…デジタル信号記録再生装置、201…デジタル放送受信機、203…チューナ、204…選択回路、205…復号回路、206…インターフェース回路、208…制御回路、301…イントラフレーム、302…インターフレーム、306…バケットヘッダ、307…バケット情報、401…時間情報付加回路、402…記憶回路、403…映像バケット分離回路、404…ピクチャ検出回路、405…書込回路、406…記憶回路、407…読出回路、408…ブロック情報付加回路、411…バケットデータ分配回路、412…記憶回路、413…読出回路、414…切換回路、420…バケット検出回路、422…出力制御回路、423…バッファ、424…時間制御回路、503…ユニット開始表示、505…バケットID、601…バケット選択回路、602…バケット選択回路、603…PLL回路。

【図 1】

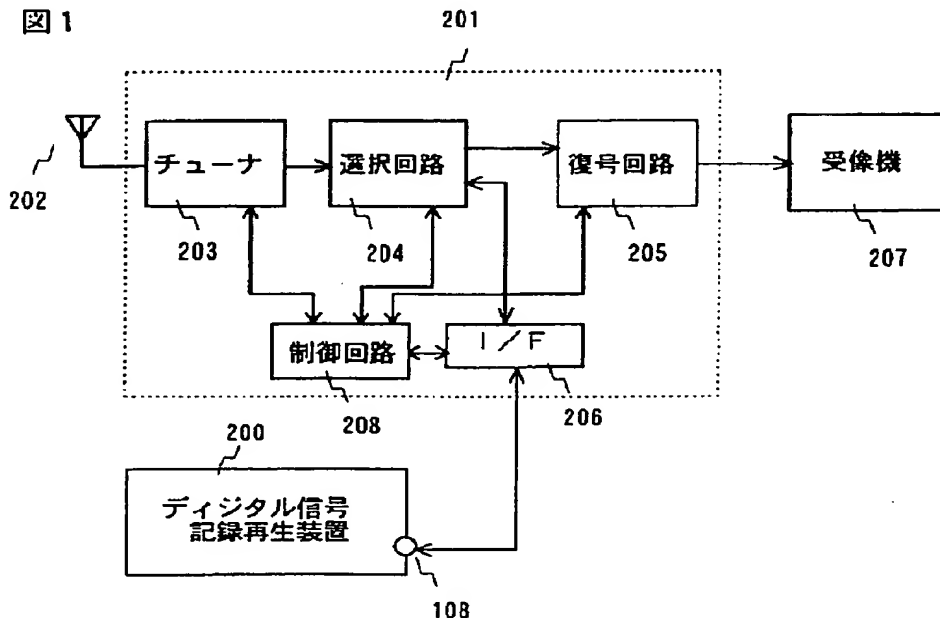
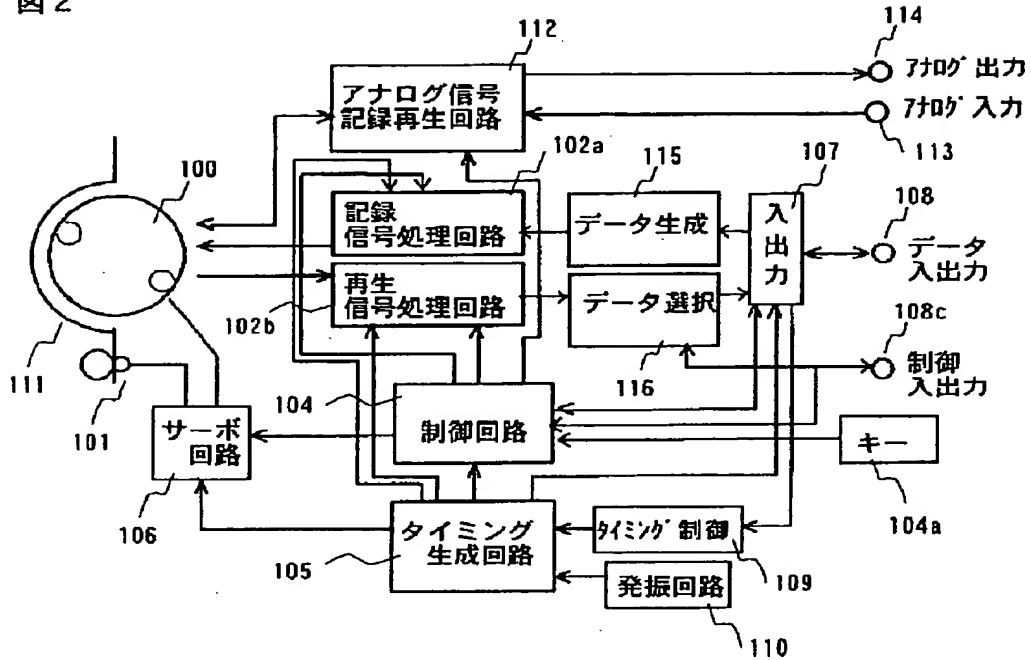


圖 2



【图 13】

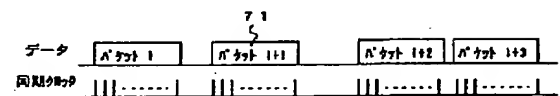
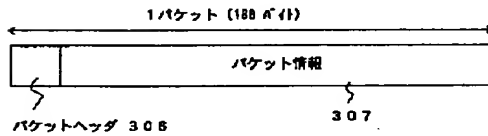
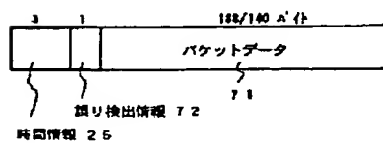
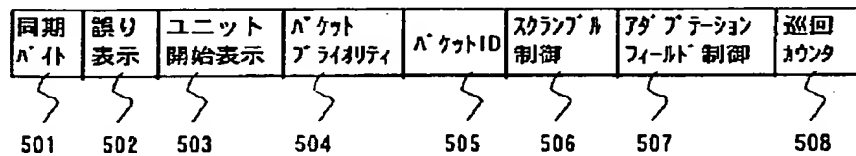


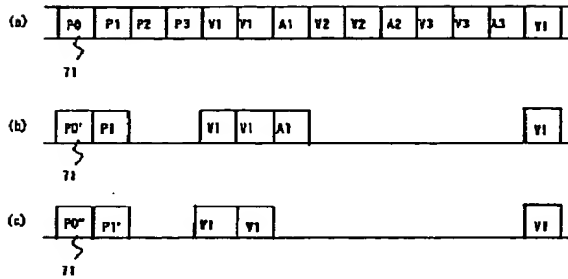
图 4





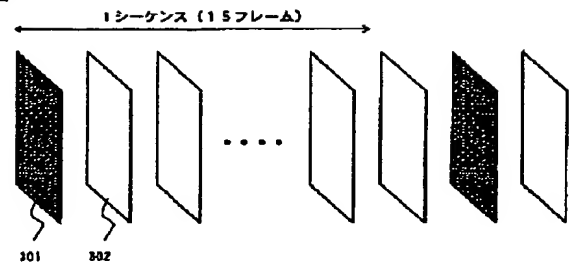
【図 5】

図 5



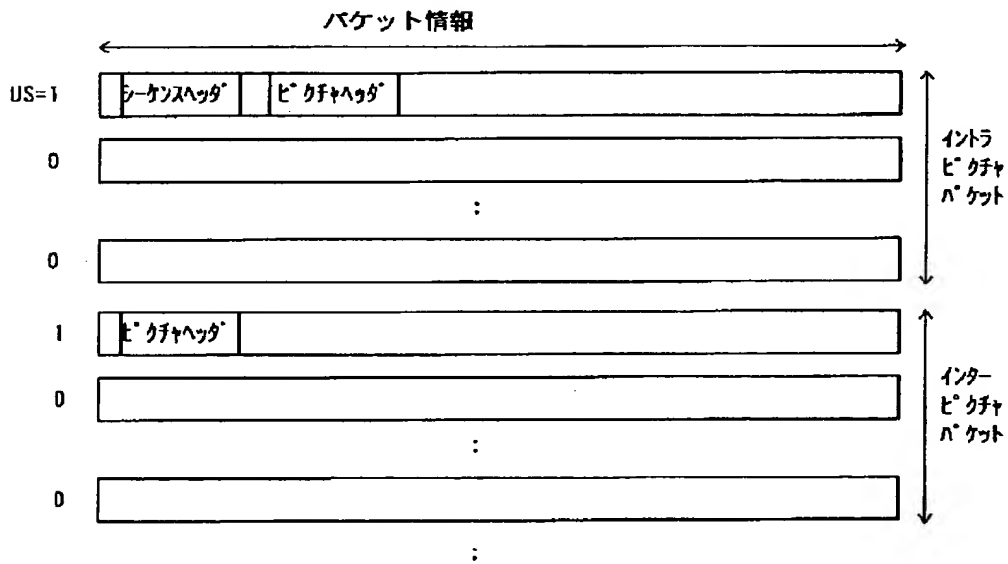
【図 6】

図 6



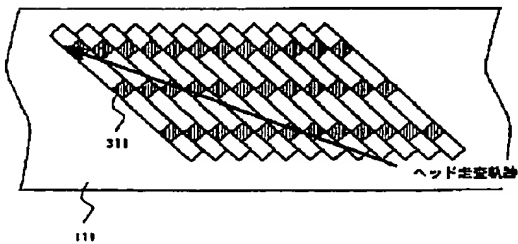
【図 7】

図 7



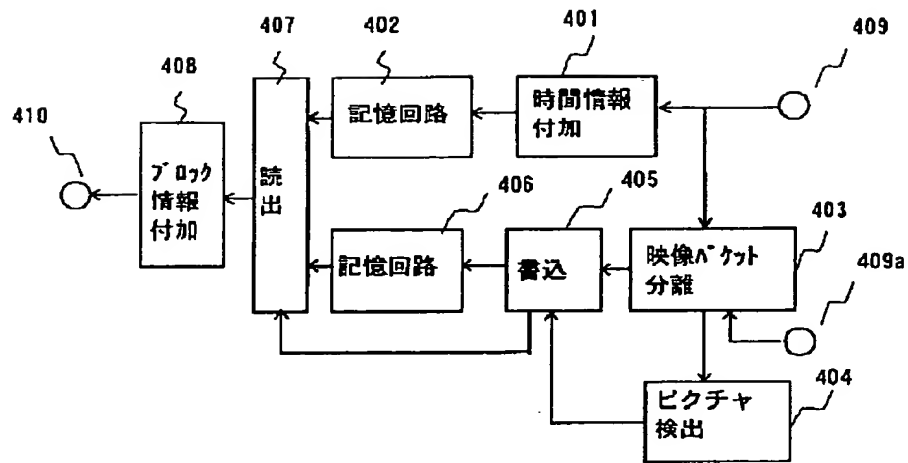
【図 9】

図 9



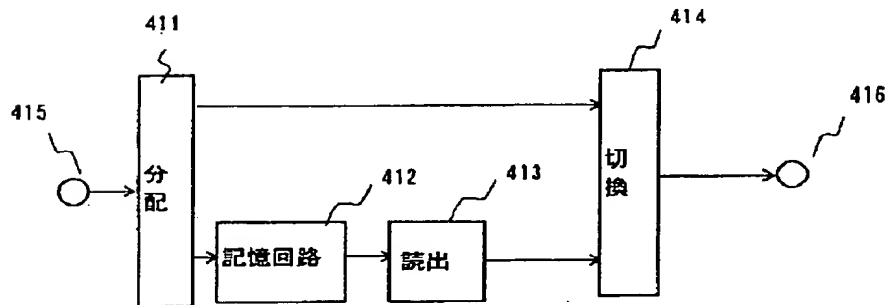
【図 10】

図 10



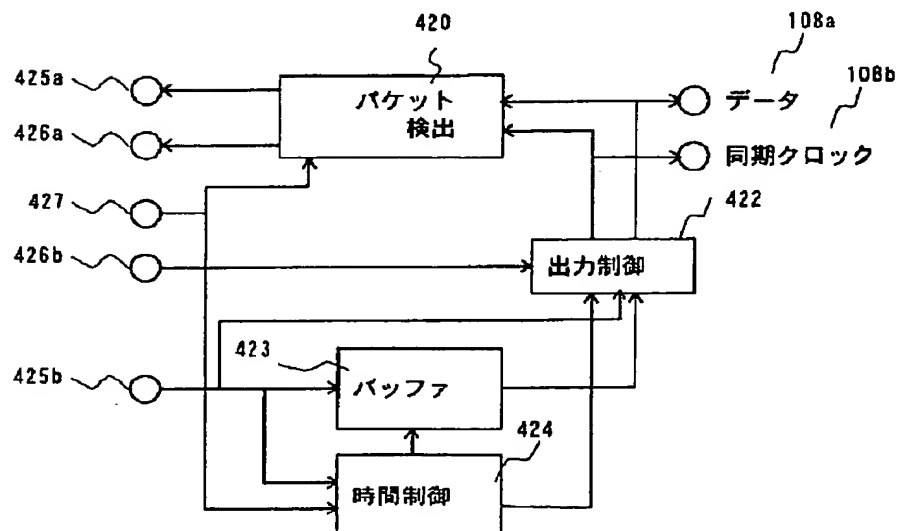
【図 11】

図 11



【図 12】

図 12



【図 1 4】

図 1 4

